



Dual-Camera Video-Streaming Platform



Abb. 1 Das Ultra96-V2 Board

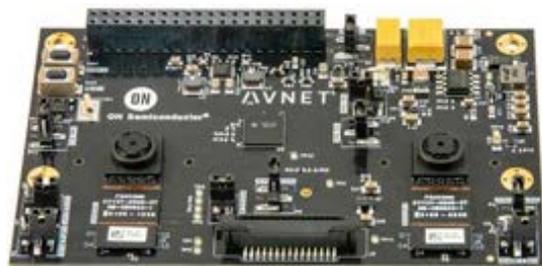


Abb. 2 Das Dual Camera Mezzanine Board

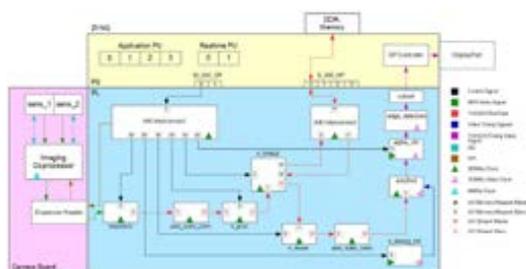


Abb. 3 Das Ultra96 Blockschaltbild



Abb. 4 Anzeige des Dual Camera Videostreams auf einem Monitor

Problemstellung

Sowohl im Unterricht der Module ADD/EBV als auch in F&E-Projekten ist es von Interesse Vision-Algorithmen in Echtzeit möglichst unkompliziert evaluieren und demonstrieren zu können. Dafür wird eine entsprechende Fast-Prototyping Plattform benötigt. In Anlehnung an ein existierendes Video-Streaming Design für das Xilinx Zynq SoC-FPGA soll eine Videostreaming-Plattform auf dem Nachfolge-Chip UltraScale+ MPSoC-FPGA entworfen und auf einem Ultra96-Evalboard (siehe Abbildung 1) implementiert werden. Das Design soll Videoinputs von einem kompatiblen Dual-Camera Board (siehe Abbildung 2) einlesen und über einen Video-Buffer zum Anzeigeport weiterleiten. Der Nutzer (Entwickler) der Plattform soll auf einfache Weise Hardware-Beschleuniger für seine Vision-Algorithmen in den FPGA-Teil integrieren und so in Echtzeit evaluieren können.

Lösungskonzept

Das Ultra96 Design soll mit einem ähnlichen Prinzip wie das bisher auf dem Zynq Board verwendete implementiert werden. Dabei wird das Kamerabild in einer Capturepipeline eingelesen und über einen Framebuffer in einer Outputpipeline verarbeitet und ausgegeben. Um den Entwicklungsaufwand in Grenzen zu halten, wird auf einem Referenzprojekt des Herstellers aufgebaut. Ein weiterer Grund ist die fehlende öffentliche Verfügbarkeit des Datenblatts des Kameraboard-Prozessors, was eine baremetal Implementation der Software stark erschwert. Aufgrund der fehlenden Dokumentation wird das System zuerst analysiert und ein Blockschaltbild davon erstellt. Anschliessend wird das Hardwaredesign angepasst, die Software kompiliert und auf dem Board verifiziert.

Realisierung

Das Design wird überarbeitet, da es sich in einem veralteten, nicht funktionsfähigen Zustand befindet. Veraltete Hardwareblöcke werden aktualisiert, sowie fehlerhafte Constraints anhand des synthetisierten Hardwareschemas korrigiert. Das überarbeitete Design (siehe Abbildung 3) wird als Hardwareplattform exportiert und anhand dieser wird die PetaLinux Software kompiliert. Das generierte Image wird per SD-Karte auf dem Ultra96 Board gestartet.

Ergebnisse

Wie in Abbildung 4 zu sehen ist, funktioniert die Ausgabe des Videostreams. Die Evaluation von Algorithmen ist aber noch nicht möglich, da die Software den Stream direkt aus dem Framebuffer ausliest und somit die Outputpipeline mit der Videoverarbeitung überspringt. Die Software muss deshalb überarbeitet werden.